

Mise au point d'une carte d'acquisition vidéo pour l'étude d'algorithmes de traitement d'images

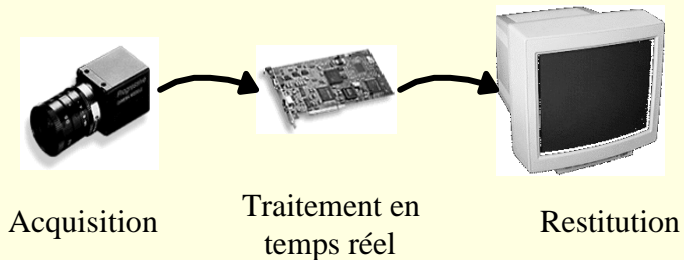
Présenté par:
Fabian Dropsy

Responsable:
Yannick Berthoumieu

Sommaire

- Présentation du projet
- Architecture de la carte
- Mise au point
- Améliorations envisageables
- Conclusion

Chaîne de traitement vidéo



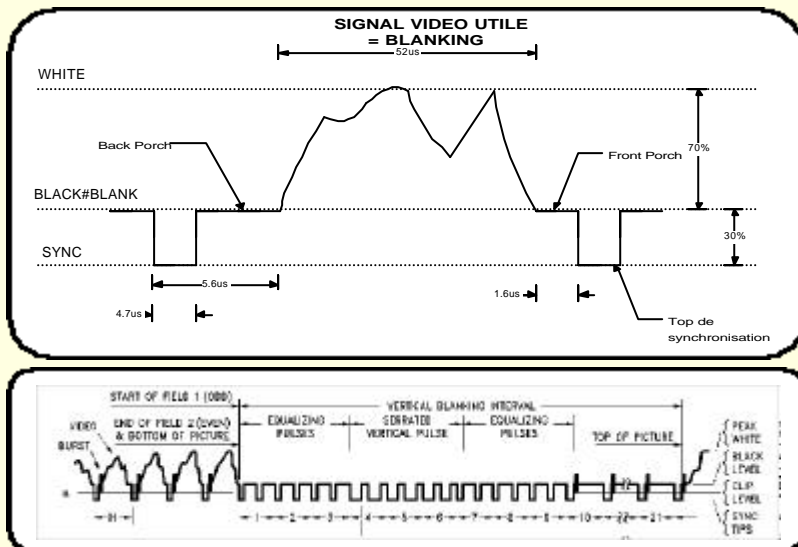
But de la carte

- estimer le temps de traitement de certains algorithmes.
- estimer la surface utilisée dans les FPGA pour ces mêmes algorithmes.
- valider la faisabilité (implantation et fonctionnement) de nouveaux algorithmes.
- servir de support pédagogique

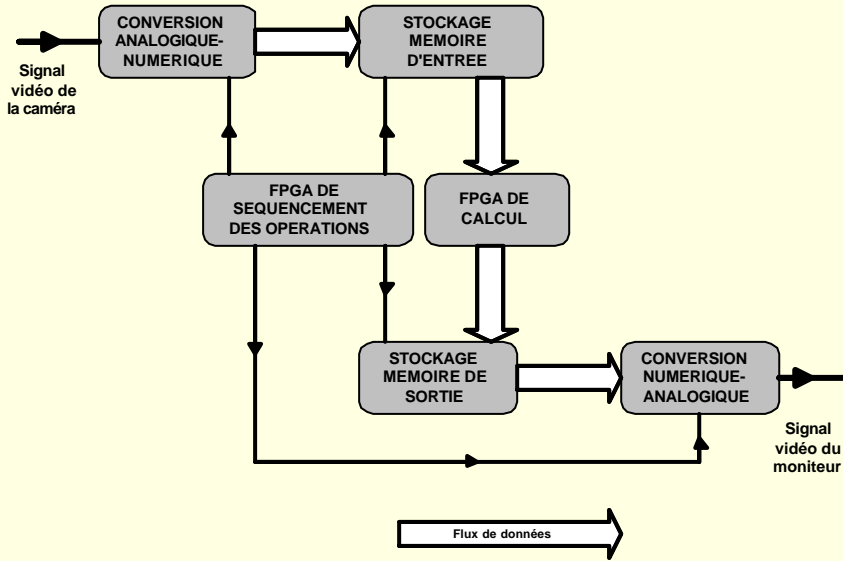
Objectif du stage

- Reprendre ce qui a été réalisé
- Valider le fonctionnement de la carte
- Tester les algorithmes
- Envisager les améliorations possibles

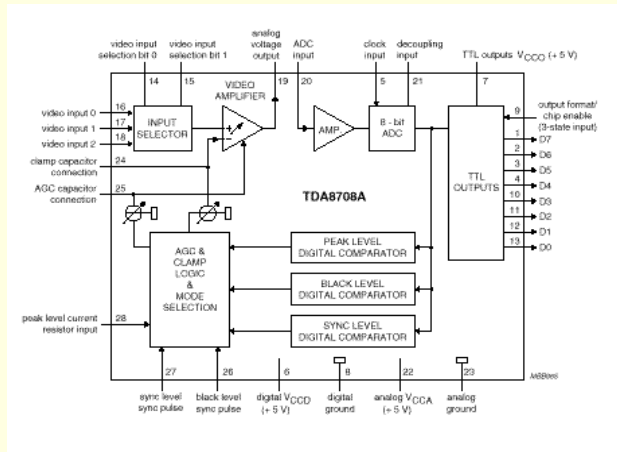
Signal vidéo norme CCIR 625 lignes



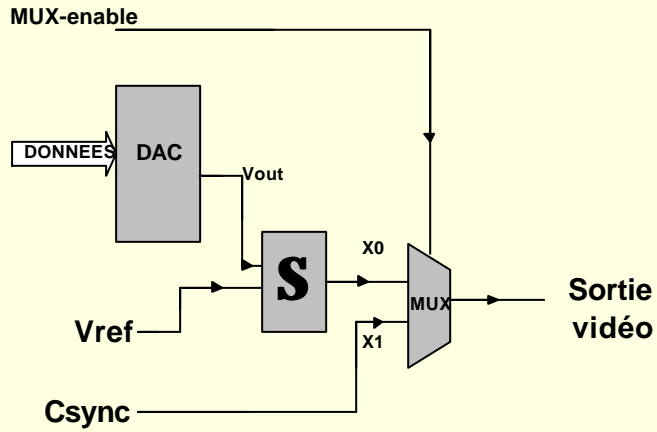
Architecture de la carte



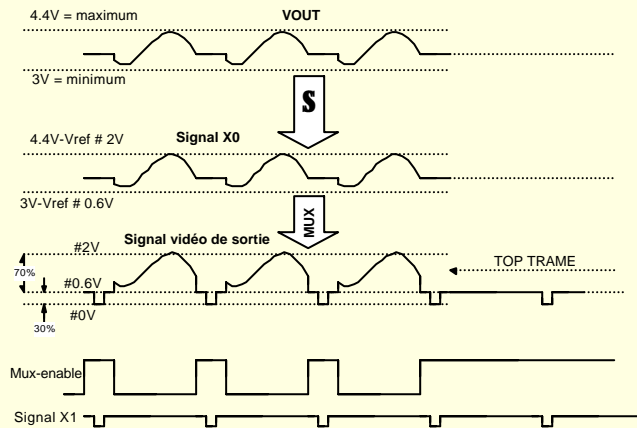
Convertisseur analogique-numérique



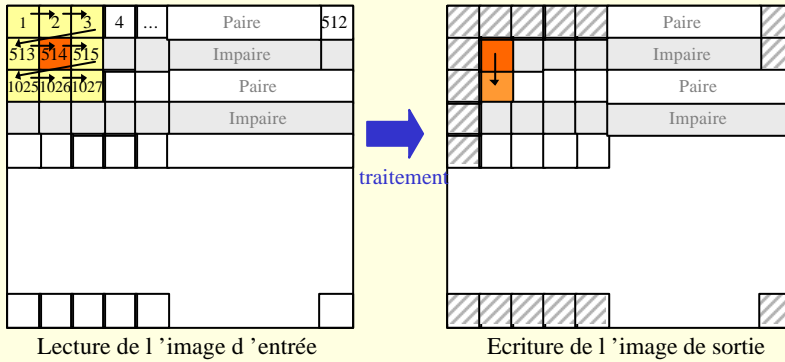
Restitution du signal vidéo



Chronogrammes



Traitement de l'image

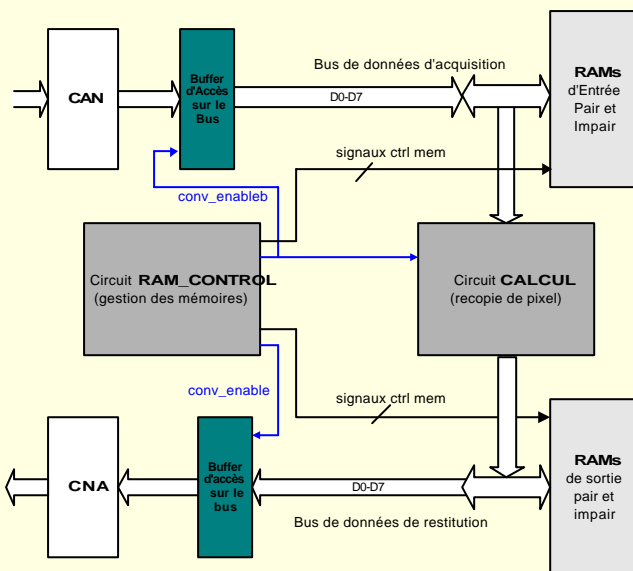


Algorithmes implantés:

• Emboss:
$$F = \begin{pmatrix} -2 & -1 & 0 \\ -1 & 0 & 1 \\ 0 & 1 & 2 \end{pmatrix}$$

- Gradient de Prewitt (détection de contour)

Rôle du Xilinx Ram_Control



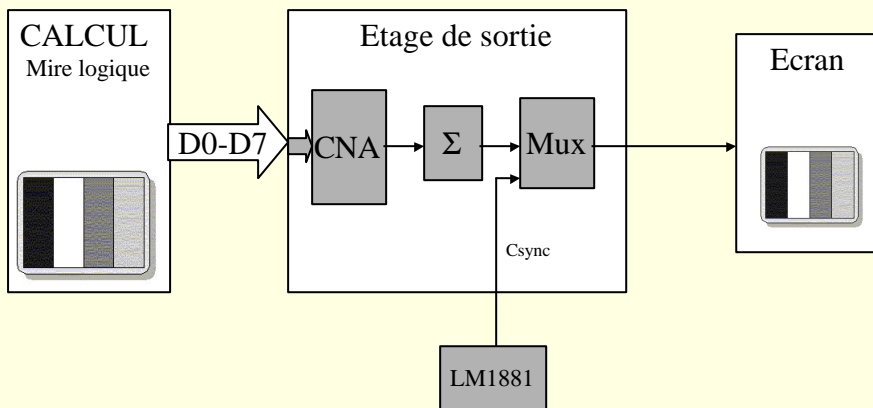
Il doit gérer :

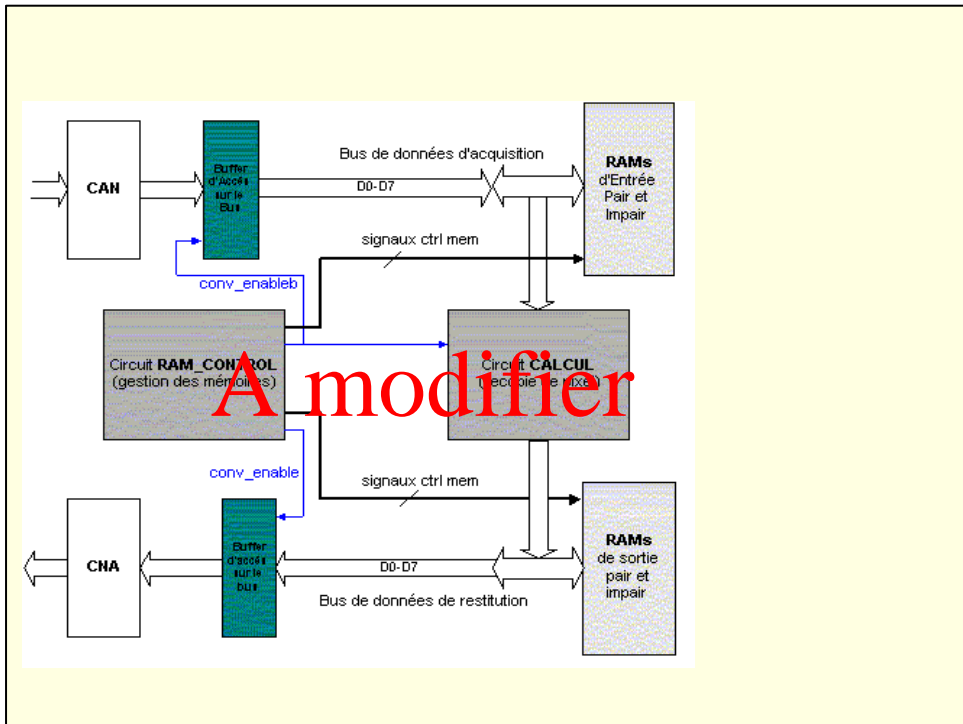
- les accès bus
- les signaux de contrôle de la mémoire
- le calcul des adresses

Mise au point

- Préalable
 - palier 1 'absence de certaines pistes
 - échantillonnage à 5 MHz
- Validation des éléments analogiques
- Validation des circuits programmables
- Passage à 10 MHz

Validation de l'étage de sortie





Validation du circuit Ram_control